

(19)日本国特許庁(J P)

(12) 公 開 特 許 公 報 (A)

(11)特許出願公開番号

特開平5-36856

(43)公開日 平成5年(1993)2月12日

(51)Int.Cl.⁵

H 0 1 L 23/04
23/00
23/32

識別記号

庁内整理番号

D 7220-4M
A 7220-4M
A 7220-4M

F I

技術表示箇所

審査請求 未請求 請求項の数2(全 4 頁)

(21)出願番号

特願平3-190473

(22)出願日

平成3年(1991)7月31日

(71)出願人 000232036

日本電気アイシーマイコンシステム株式会
社
神奈川県川崎市中原区小杉町1丁目403番
53

(72)発明者 香沢 郁子

神奈川県川崎市中原区小杉町一丁目403番
53日本電気アイシーマイコンシステム株式
会社内

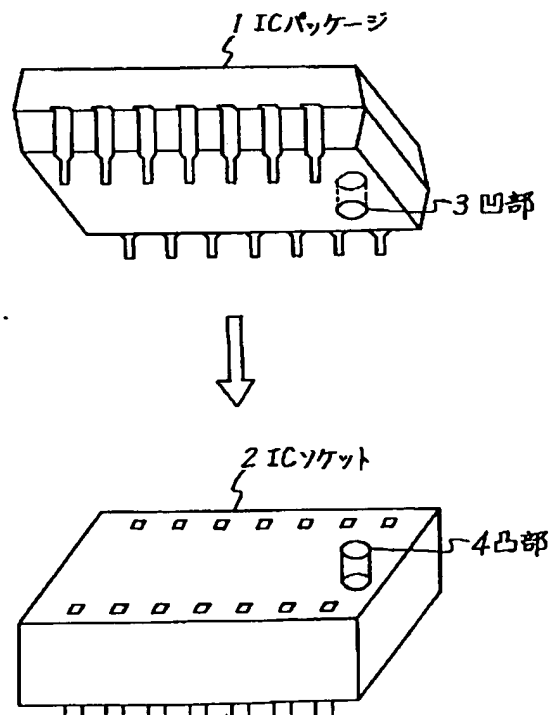
(74)代理人 弁理士 内原 晋

(54)【発明の名称】 半導体装置

(57)【要約】

【目的】ICパッケージ1とICソケット2によって構成される半導体装置において、物理的に誤挿入を防止することを可能にする。

【構成】ICパッケージ1の凹部3は、ICパッケージ1の中心に対し非対称な位置にあり、また、ICソケット2の凸部4はICパッケージ1と装着する場合、凹部3と適合する位置にある。そのため、ICパッケージ1を間違った向きに装着しても物理的に誤挿入を防止することができる。



【特許請求の範囲】

【請求項1】 裏面の所定の位置に少なくとも1個の所定の形状の凹部を形成した半導体集積回路パッケージと、前記裏面と対向する面の前記凹部と対応する位置に前記凹部と嵌合する凸部を設けた半導体集積回路用ソケットとを有することを特徴とする半導体装置。

【請求項2】 前記凹部が貫通孔であることを特徴とする請求項1記載の半導体装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】本発明は半導体装置に関し、特に半導体集積回路パッケージと半導体集積回路用ソケットにて構成される半導体装置に関する。

【0002】

【従来の技術】従来の半導体装置はPin Grid Array (以下PGAと記す) 式のパッケージでは、図6に示すように、半導体集積回路パッケージ(以下ICパッケージと記す)を中心にして非対称な位置に誤挿入防止ピン6を設けることによって、物理的に装着作業者の誤挿入を防いでいるが、他の方式のICパッケージでは、図7に示すように、ICパッケージ21の向きを示す標識7を設けるのみであった。

【0003】

【発明が解決しようとする課題】従来のICパッケージを半導体集積回路用ソケット(以下ICソケットと記す)に装着する際、ICパッケージの向きを示す標識は、ICパッケージに具備されているが、PGA式パッケージ以外のICパッケージは、物理的に誤挿入を防止するものは備えていなかった。このため、作業者の人為的なミスによる誤挿入の危険性が残されており、動作不良やシステム破壊などの原因になるという欠点がある。

【0004】本発明の目的は、誤挿入を防止し、動作不良やシステム破壊のないICパッケージとICソケットによって構成される半導体装置を提供することにある。

【0005】

【課題を解決するための手段】本発明の半導体装置は、裏面の所定の位置に少なくとも1個の所定の形状の凹部を形成した半導体集積回路パッケージと、前記裏面と対向する面の前記凹部と対応する位置に前記凹部と嵌合する凸部を設けた半導体集積回路用ソケットとを有する。

【0006】

【実施例】次に、本発明の実施例について図面を参照して説明する。

【0007】図1は本発明の第1の実施例のICパッケージをICソケットへ装着する方法を説明する斜視図、図2は本発明の第1の実施例の断面図である。ICパッケージ1は裏面、ICソケット2は上面が見えている状態を示している。

【0008】第1の実施例は、図1に示すように、IC

ジ1の中心以外の位置に配置されており、ICソケット2に具備されている凸部4は、ICパッケージ1の凹部3と対応する位置に嵌合するように配置されている。従って、この向きにICパッケージ1をICソケット2に装着する場合、図2に示すように、ICパッケージ1の凹部3がICソケット2の凸部に嵌合するが、逆向きにICパッケージ1をICソケット2に装着しようとした場合、凸部4が装着を物理的に防止することにより装着作業者のミスを防ぐことができる。

10 【0009】図3は本発明の第2の実施例のICパッケージ本体の斜視図である。

【0010】第2の実施例は、図3に示すように、三角形の凹部3aを設けた例である。三角形の凹部3aがICパッケージ本体5の所定の位置にあっても、形状が非対称であれば、第1の実施例と同様な効果が得られることは明らかである。

【0011】図4は本発明の第3の実施例のICパッケージ本体の斜視図、図5は本発明の第4の実施例のICパッケージ本体の斜視図である。

20 【0012】これまでに述べた実施例は、凹部が1つのみであったが、図4に示すように凹部3b、3c、3dがICパッケージ本体5の裏面中心に対し非対称な位置に、2つ以上の所定の数を配置しても、また、図5に示すように所定の位置に二種類以上の大きさまたは形状の違う凹部3e、3fを備えても、同様の効果が得られることは明らかである。

【0013】更に、非対称な形状の凹部が、2つ以上の数で位置する場合も、同様の効果が得られることは明らかである。

30 【0014】以上のように、ICパッケージの凹部についてのみ述べたが、貫通孔にしても同様の効果が得られることは明らかである。

【0015】また、これまではDual Inline Package (DIP) 式パッケージについてのみに述べたが、QUIP等他方式のパッケージでも同様の効果が得られることは明らかである。

【0016】

【発明の効果】以上の説明で明らかな如く、本発明の半導体装置は、ICパッケージの裏面に、所定の形状の凹部または貫通孔を所定の位置に少なくとも1つ以上の所定の数を具備し、ICソケットには、前記パッケージの凹部または貫通孔と対応する位置に嵌合する形状の凸部を具備することにより、物理的に誤挿入を防止することができるという効果を有する。

【図面の簡単な説明】

【図1】本発明の第1の実施例のICパッケージをICソケットへ装着する方法を説明する斜視図である。

【図2】本発明の第1の実施例の断面図である。

【図3】本発明の第2の実施例のICパッケージ本体の

3

4

【図4】本発明の第3の実施例のICパッケージ本体の斜視図である。

【図5】本発明の第4の実施例のICパッケージ本体の斜視図である。

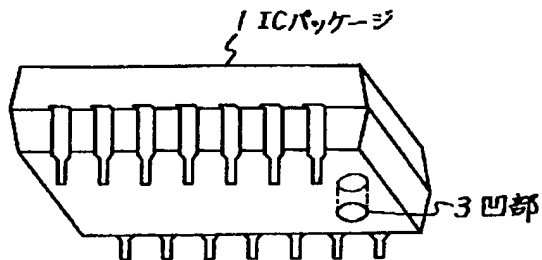
【図6】従来の半導体装置のICパッケージの一例の斜視図である。

【図7】従来の半導体装置のICパッケージの他の例の斜視図である。

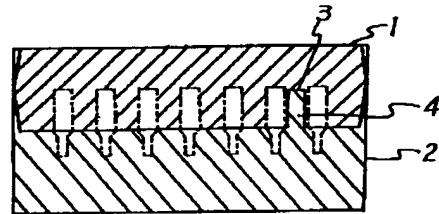
【符号の説明】

- 1, 11, 21 ICパッケージ
- 2 ICソケット
- 3, 3a, 3b, 3c, 3e, 3f 凹部
- 4 凸部
- 5 ICパッケージ本体
- 6 誤挿入防止ピン
- 7 標識

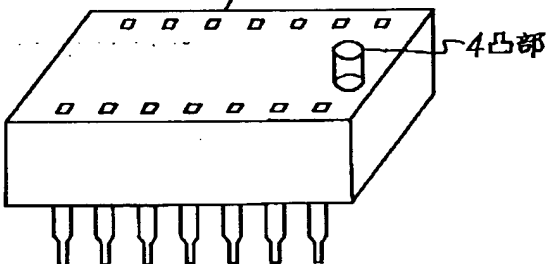
【図1】



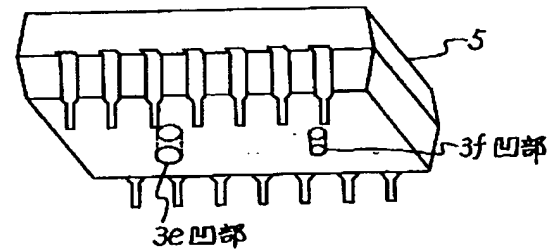
【図2】



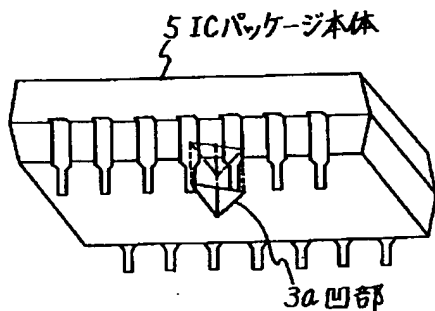
【図3】



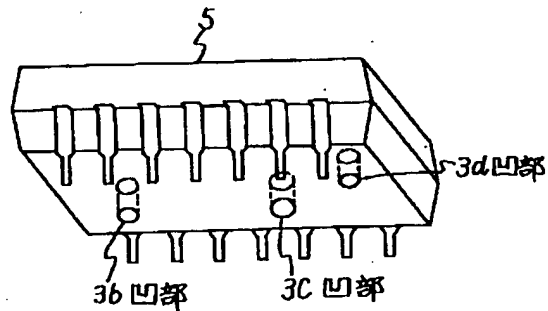
【図5】



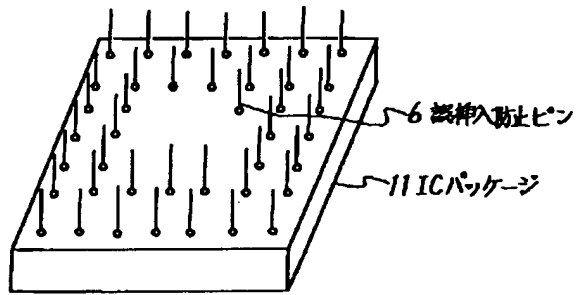
【図3】



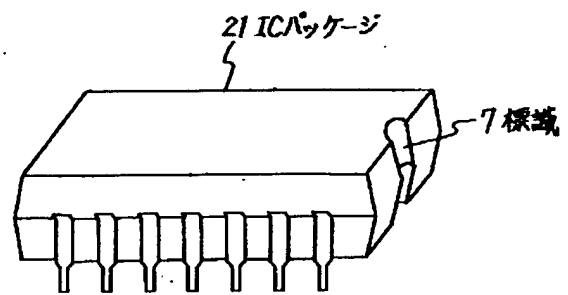
【図4】



【図6】



【図7】



CLIPPEDIMAGE= JP405036856A
PAT-NO: JP405036856A
DOCUMENT-IDENTIFIER: JP 05036856 A
TITLE: SEMICONDUCTOR DEVICE

PUBN-DATE: February 12, 1993

INVENTOR-INFORMATION:
NAME
KUTSUZAWA, IKUKO

ASSIGNEE-INFORMATION:
NAME
NEC IC MICROCOMPUT SYST LTD

	COUNTRY
	N/A

APPL-NO: JP03190473
APPL-DATE: July 31, 1991

INT-CL (IPC): H01L023/04; H01L023/00 ; H01L023/32
US-CL-CURRENT: 257/730

ABSTRACT:

PURPOSE: To enable an IC package to be prevented from being wrongly inserted into an IC socket by a physical means in a semiconductor device composed of the IC package and the IC socket.

CONSTITUTION: A recess 3 provided to an IC package 1 is located at a position not point-symmetrical to the center of the IC package 1, and a protrusion 4 provided to an IC socket 2 is located at a position on the IC socket 2 fitting the recess 3 when the IC package 1 is mounted on the IC socket 2. Therefore, the IC package 1 can be physically prevented from being wrongly inserted into the IC socket 2.

COPYRIGHT: (C)1993, JPO&Japio

* NOTICES *

Japan Patent Office is not responsible for any damages caused by the use of this translation.

1. This document has been translated by computer. So the translation may not reflect the original precisely.
2. **** shows the word which can not be translated.
3. In the drawings, any words are not translated.

DETAILED DESCRIPTION

[Detailed Description of the Invention]

[0001]

[Field of the Invention] Especially this invention relates to the semiconductor device which consists of a semiconductor integrated circuit package and a socket for semiconductor integrated circuits about a semiconductor device.

[0002]

[Description of the Prior Art] The conventional semiconductor device is Pin. Grid Although an insertion operator's incorrect insertion was physically prevented with the package of Array (it is described as PGA below) formula by forming the incorrect insertion prevention pin 6 in an astigmatism symmetric position focusing on a semiconductor integrated circuit package (it being described as an IC package below) as shown in drawing 6 , as shown in drawing 7 , the indicator 7 in which the sense of IC package 21 is shown was only formed by the IC package of other methods.

[0003]

[Problem(s) to be Solved by the Invention] Although the indicator in which the sense of an IC package is shown was provided in the IC package when equipping the socket for semiconductor integrated circuits (it is described as an IC socket below) with the conventional IC package, that to which IC packages other than PGA formula package prevent an incorrect insertion physically did not have. For this reason, the danger of the incorrect insertion by an operator's artificial mistake is left behind, and there is a fault of becoming causes, such as a malfunction and a system breakdown.

[0004] The purpose of this invention prevents an incorrect insertion and is to offer the semiconductor device constituted by the IC package without a malfunction or a system breakdown, and the IC socket.

[0005]

[Means for Solving the Problem] The semiconductor device of this invention has the socket for semiconductor integrated circuits which prepared the heights which fits into the position which corresponds with the semiconductor integrated circuit package which formed the concavity of the predetermined configuration of at least one piece in the position on the back, and the aforementioned concavity of the field which counters with the aforementioned rear face with the aforementioned concavity.

[0006]

[Example] Next, the example of this invention is explained with reference to a drawing.

[0007] The perspective diagram explaining how drawing 1 equips an IC socket with the IC package of the 1st example of this invention, and the drawing 2 are cross sections of the 1st example of this invention. The status that IC package 1 has the visible rear face, and IC socket 2 has the visible top is shown.

[0008] As the 1st example is shown in drawing 1 , the concavity 3 provided in IC package 1 is arranged in positions other than the center of IC package 1, and the heights 4 provided in IC socket 2 is arranged so that it may fit into the position which corresponds with the concavity 3 of IC package 1. Therefore, although the concavity 3 of IC package 1 fits into the heights of IC socket 2 as shown in drawing 2 when equipping this sense with IC package 1 at IC socket 2, when it is going to equip the reverse sense with IC package 1 at IC socket 2, when a heights 4 prevents insertion physically, an insertion operator's mistake can be prevented.

[0009] Drawing 3 is a perspective diagram of the IC-package mainframe of the 2nd example of this invention.

[0010] The 2nd example is an example which prepared triangle-like concavity 3a, as shown in drawing 3 . If the configuration is symmetrical with the astigmatism even if triangle-like concavity 3a is in the position of the IC-package mainframe 5, it is clear that the same effect as the 1st example is acquired.

[0011] Drawing 4 is a perspective diagram of the IC-package mainframe of the 3rd example of this invention, and drawing 5 is a perspective diagram of the IC-package mainframe of the 4th example of this invention.

[0012] Although the number of concavities was one, the example described until now As shown in drawing 4 , even if concavities 3b, 3c, and 3d arrange two or more predetermined numbers to an astigmatism symmetric position to the rear-face center of the IC-package mainframe 5 Moreover, as shown in drawing 5 , even if it equips a position with the concavities 3e and 3f from which two or more kinds of sizes or a configuration is different, it is clear that the same effect is acquired.

[0013] Furthermore, when the concavity of a configuration symmetrical with an astigmatism is located by two or more numbers, it is clear that the same effect is acquired.

[0014] As mentioned above, although only the concavity of an IC package was described, even if it makes it a breakthrough, it is clear that the same effect is acquired.

[0015] Moreover, it is Dual in-line Package (DIP) formula age was described, it is clear that the effect with the same said of the package of another side formulas, such as QIP, is acquired.

[0016]

[Effect of the Invention] The semiconductor device of this invention possesses the predetermined concavity or predetermined breakthrough of a configuration at the rear face of an IC package, and possesses at least one or more predetermined numbers in a position, and it has the effect that an incorrect insertion can be prevented physically, in an IC socket by providing the heights of the configuration which fits into the position which corresponds with the concavity of the aforementioned package, or a breakthrough so that clearly [in the above explanation].

[Translation done.]